ARQUITECTURA Y ORGANIZACIÓN 1

1. IDENTIFICACIÓN

Prelación: Lógica Digital

Ubicación: Variable según mención

T P L C: 3 1 0 3

Condición: Obligatoria

Departamento: Computación

Área Curricular de Formación: Todas las Ing., TCC, TIC

Nivel de Formación: Básico.

2. JUSTIFICACIÓN

El desempeño de un sistema computacional está mayoritariamente determinado por la manera en que el ingeniero en software comprende los principios y limitaciones básicas del hardware. De manera similar, los diseñadores de hardware deben entender las implicaciones que tienen sus diseños en la eficiencia del software. El curso de Organización de Computadoras cubre los elementos constitutivos de una computadora haciendo énfasis en la arquitectura digital de sus elementos.

3. OBJETIVOS

- Lograr un alto nivel en la especificación, comparación y evaluación las arquitecturas de procesadores y computadoras modernas.
- Diseñar y evaluar en VHDL los elementos básicos de las arquitecturas digitales, según el conocimiento de la organización de un sistema computador, las alternativas de diseño del mismo y las medidas de rendimiento para evaluar sus prestaciones.

1. CONTENIDO PROGRAMÁTICO

UNIDAD 1. LÓGICA DIGITAL Y REPRESENTACIÓN DE DATOS.

UNIDAD 2. PRINCIPIO DEL CONCEPTO PROGRAMA ALMACENADO Y LAS CAPACIDADES DE PROCESAMIENTO.

UNIDAD 3. MICROARQUITECTURA DE LA UCP

Tema 1. Metodologías de diseño: Control Alambrado y microprogramado.

Tema 2. Diseño de una UCP sencilla basada en el subconjunto del repertorio de instrucciones del MIPS R2000: Repertorio básico y formato de instrucciones, visión global de la implementación, implementación monociclo (camino de datos, hardware necesario, control de la UAL, diseño de la unidad de control), inconvenientes de la implementación monociclo, implementación de múltiples ciclos de reloj (camino de datos, hardware necesario, descomposición de las instrucciones en fases distintas, obtención del diagrama de estados), implementación final.

Tema 3. Control microprogramado: Conceptos, tipos de secuenciamiento (implícito y explícito), codificación de las microinstrucciones (horizontales, verticales, por campos de función), diseño de una UCP con control microprogramado (secuenciamiento implícito), métodos para reducir el costo del hardware en una UCP microprogramada (reducción del número de microinstrucciones, reducción de la anchura de las microinstrucciones, nanoprogramación, segmentación (pipelining)), aplicación en el diseño del MIPS R2000.

UNIDAD 4. LA JERARQUÍA DE MEMORIA

Tema 1. Jerarquía de memoria: Principio de localidad, niveles, bloque, acierto, fallo, frecuencia de aciertos y fallos, tiempo de acierto, dirección de memoria, tiempo medio de acceso a memoria, rendimiento, tiempo de ciclo.

Tema 2. Memoria Caché: Concepto, aplicación, organización, correspondencia, reemplazamiento, operación, problemática de los fallos, cachés unificadas, rendimiento y sus mejoras.

Tema 3. Memoria Principal: Concepto y organización (modular, entrelazada y módulo entrelazada).

Tema 4. Memoria Virtual: Antecedentes, definición, proceso, espacio de direcciones, esquema de protección, multiprogramación, reubicación, traducción, paginación, segmentación, características (correspondencia, búsqueda, reemplazo, escritura,

selección del tamaño de página, traducción rápida de direcciones), traducción rápida de direcciones.

UNIDAD 5. DISPOSITIVOS DE ENTRADA Y SALIDA.

Tema 1. Rendimiento de E/S: Medidas, productividad o ancho de banda, tiempo de respuesta o latencia, interferencia E/S con la ejecución de UCP y ejemplos.

Tema 2. Tipos y características de dispositivos de E/S

Tema 3. Buses: Conceptos, transacciones, tipos, buses síncronos y asíncronos, incremento del ancho de banda, control de acceso, opciones del diseño y ejemplos: VME, FutureBus, PCI, SCSI, etc.

Tema 4. Organización del sistema de E/S: Conexión física del bus E/S con la UCP, decodificación de las direcciones de E/S, direccionamiento de los dispositivos de E/S (E/S mapeada en memoria y aislada), comunicación con la UCP (E/S con control por encuesta o escrutinio y controlada por interrupciones), comunicación con la memoria, acceso directo a memoria.

2. METODOLOGÍA DE ENSEÑANZA

La enseñanza de este curso se realizará a través clases teórico-prácticas y clases guiadas en el laboratorio.

3. RECURSOS

- Recursos multimedia: proyector multimedia, proyector de transparencias.
- Computadora portátil
- Guías disponibles en Publicaciones de la Facultad de Ingeniería.
- Laboratorio.
- Acceso a Internet

7. EVALUACIÓN

Serán evaluados los siguientes aspectos:

- Asistencia
- Participación en clase

- Seis exámenes parciales, las prácticas de laboratorio y dos proyectos.

8. BIBLIOGRAFÍA

Patterson, D. y Hennessy, J. Computer Organization & Design: The Hardware/Software Interface. 2nd Ed. Morgan Kaufmann, 1997. ISBN 1-55860-428-6.

Hennessy, J. Computer Architecture, Academic Press, 2011

Hennessy, J. y Patterson, D. Computer Architecture: A Quantitative Approach. Morgan Kaufmann, 2011.

Lynch, M. Microprogrammed State Machine Design. CRC 1993. ISBN 0-8493-4464-6.

Stone, H. High Performance Computer Architecture. Addison-Wesley 1993.

Vranesic, Z. Computer Organization. McGraw-Hill 1996. ISBN 0-07-114309-2.

Przybylski, S. Cache and Memory Hierarchy Design. A performance-Directed Approach. Ed. Morgan Kauffmann 1990. ISBN 1-55860-136-8.

Farquhar, E. y Bunce, P. The MIPS Programmer's Handbook. Ed. Morgan Kauffmann 1993. ISBN 1-55860-297-6

Rafiquzzaman, M. Microprocessor and Microcomputer-Based System Design. CRC Press, 1995. ISBN 0849344751.

Laboratorio:

Wakerly, J. Digital Design: Principles and Practices. Cisco Systems, Stanford University, 3/e. ISBN 0-13-769191-2.

Yalamanchili, S. VHDL Starter's Guide. Prentice Hall 1998. ISBN 0-13-519802-X.

Ashenden, P. The Designer's Guide to VHDL. Morgan Kaufmann 1996. ISBN 1-55860-270-4.

Chang, K. Digital Design and Modeling with VHDL and Synthesis. IEEE Computer Society Press. 1997. ISBN 0-8186-7716-3

Vranesic, Z. Fundamentals of Digital Logic with VHDL Design. McGraw-Hill 2000. ISBN 0-07-012591-0.

Revistas Científicas:

IEEE Computer Magazine, IEEE Design&Test Magazine, IEEE Micro Magazine, Microprocessor Report, Annals of the History of Computing.